

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-319349

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

G09G 5/00
G06F 3/153
G09G 5/36

(21)Application number : 08-134822

(71)Applicant : NEC NIIGATA LTD

(22)Date of filing : 29.05.1996

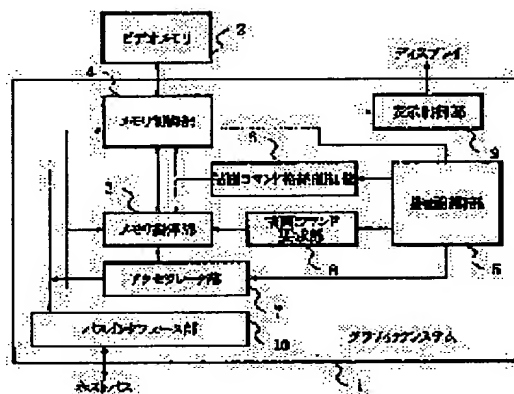
(72)Inventor : MUROGA YUKIE

(54) GRAPHIC SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To effectively utilize a video memory and to reduce the waiting time due to the transferring of a plotting command and a bus confliction by storing the plotting command in the free area of the video memory instead of the exclusive memory for storing the plotting command.

SOLUTION: The base address of a video memory 2 storing plotting commands is set in a plotting command storage control part 6 via a bus interface part 10. The plotting commands are written in the video memory 2 based on the base address to be held. A plotting command to be written in the video memory 2 passes a bus interface part 10 from host busses to be written in the video memory 2 by a memory control part 4. After the plotting command is stored in the video memory 2, a plotting command requesting part 8 requests the reading of the plotting command from the video memory 2 to a memory mediating part 3. As a result, the exclusive memory for the plotting command is made unnecessary and a graphic system is made to be simplified by effectively utilizing the video memory 2.



LEGAL STATUS

[Date of request for examination] 29.05.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2834073

[Date of registration] 02.10.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 02.10.2001

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-319349

(43) 公開日 平成9年(1997)12月12日

| (51) Int.Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|-------|--------|---------------|---------|
| G 0 9 G 5/00 | 5 5 5 | | G 0 9 G 5/00 | 5 5 5 M |
| G 0 6 F 3/153 | 3 3 6 | | G 0 6 F 3/153 | 3 3 6 B |
| G 0 9 G 5/36 | 5 3 0 | | G 0 9 G 5/36 | 5 3 0 C |

審査請求 有 請求項の数1 OL (全 3 頁)

(21) 出願番号 特願平8-134822

(22) 出願日 平成8年(1996)5月29日

(71) 出願人 000190541

新潟日本電気株式会社

新潟県柏崎市大字安田7546番地

(72) 発明者 室賀 幸栄

新潟県柏崎市田尻工業団地7546番地 新潟

日本電気株式会社内

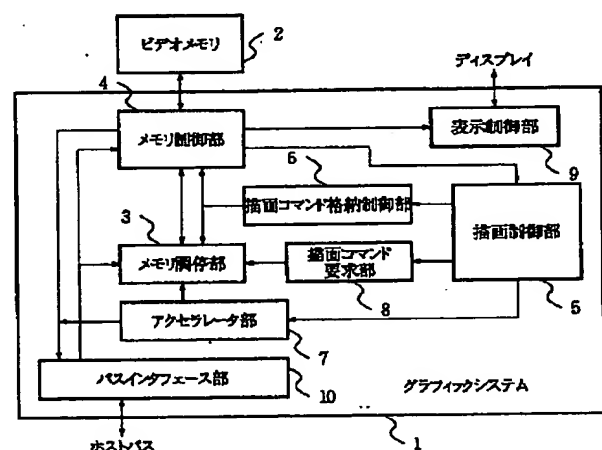
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 グラフィックシステム

(57) 【要約】

【課題】 ビデオメモリに描画コマンドを格納して、描画コマンド専用メモリを不要にし、回路構成の簡易化ならびにホストコンピュータの待ち時間の軽減および高速化する。

【解決手段】 グラフィックシステム1は、描画コマンドを格納するビデオメモリ2と、ホストバスとデータ入出力するバスインタフェース部10と、ビデオメモリ2の書き込み読み出しを調停するメモリ制御部3と、ビデオメモリ2の書き込み読み出しのメモリ制御部4と、描画コマンドの書き込み読み出しの描画制御部5と、描画コマンドのビデオメモリ2内のアドレスを設定する描画コマンド格納制御部6と、描画コマンドによりアドレスとデータを生成するアクセラレータ部7と、描画コマンドを読み出し要求する描画コマンド要求部8と、ビデオメモリ2から読み出されたデータをディスプレイ表示させる表示制御部9を備える。



【特許請求の範囲】

【請求項1】 表示出力データと画像コマンドを格納するビデオメモリと、
前記ビデオメモリに対する読み書きを制御するメモリ制御部と、
前記ビデオメモリへのアクセスを調停するメモリ調停部と、
前記描画コマンドの格納アドレスを記憶する描画コマンド格納制御手段と、
前記描画コマンドの読み出し要求する描画コマンド要求手段と、
前記描画コマンドによって、表示出力データおよびアドレスを算出するアクセラレータ部と、
前記アクセラレータ部の動作を監視して、前記メモリ制御部から渡される描画コマンドを前記アクセラレータ部に送付する描画制御手段と、
ホストバスに対してデータ入出力するバスインタフェース部と、
を備えたことを特徴とするグラフィックシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、グラフィックシステムに関し、特にビデオメモリの有効利用と高速描画に好適なグラフィックシステムに関する。

【0002】

【従来の技術】グラフィックシステムは、描画コマンドから表示出力データの生成を高速に行う専用LSIである。該LSIは、ホストコンピュータから描画コマンドを受けて、表示出力データを生成してビデオメモリに格納し、ディスプレイに出力表示する。特開平5-324841号公報によるグラフィックシステムの構成を示す図2を参照すると、ホストコンピュータ11から転送される描画コマンドを画像制御部12が内蔵する専用RAM16に一旦格納し、CPU15が描画コマンドをRAM16から読出してグラフィックプロセッサ17に渡して、表示用データを生成させている。該公報によれば、CPU15が描画コマンドをホストコンピュータ11から受けて、格納する専用メモリのRAM16を別に設ける必要が生じている。また、CPU15はホストコンピュータ11から描画コマンドの転送を受けてRAM16に格納する処理と、グラフィックデータプロセッサ17がRAM16から描画コマンド読出しが同じデータバスで競合するため、表示出力データ生成の高速化を阻害している。

【0003】

【発明が解決しようとする課題】描画コマンド格納用の専用メモリの代りにビデオメモリの空き領域に描画コマンドを格納して、ビデオメモリの有効利用と、描画コマンド転送による待ち時間ならびに該転送によるバス競合を軽減する。

【0004】

【課題を解決するための手段】この発明の目的は、描画コマンドをビデオメモリに格納して、転送による待ち時間ならびにバス競合を軽減して、グラフィックシステムの簡易化と高速化にある。

【0005】そのため、この発明の表示出力データと画像コマンドを格納するビデオメモリと、前記ビデオメモリに対する読み書きを制御するメモリ制御部と、前記ビデオメモリへのアクセスを調停するメモリ調停部と、前記描画コマンドの格納アドレスを記憶する描画コマンド格納制御手段と、前記描画コマンドの読み出しを要求する描画コマンド要求手段と、描画コマンドによって、表示出力データおよびアドレスを算出するアクセラレータ部と、前記アクセラレータ部の動作を監視して、前記メモリ制御部から渡された描画コマンドを前記アクセラレータ部に送付する描画制御手段と、ホストバスに対してデータ入出力するバスインタフェース部と、を備えたことを特徴とする。

【0006】描画コマンドをビデオメモリに格納しているので、描画コマンド用のメモリを専用に設ける必要がない。また描画コマンドはビデオメモリから取り込まれるため、描画コマンドの取り込み期間中もホストコンピュータは、グラフィックシステムにアクセスできる。

【0007】

【発明の実施の形態】次に、この発明について図面を参照して説明する。

【0008】この発明の一実施例の構成を示す図1を参照すると、グラフィックシステム1は、描画コマンドを格納するビデオメモリ2と、ホストバスとのデータ入出力するバスインタフェース部10と、画像データを格納するビデオメモリ2の書き込み読み出しを調停するメモリ調停部3と、ビデオメモリ2の書き込み読み出しを行うメモリ制御部4と、描画コマンドの書き込みと読み取りを制御する描画制御部5と、描画コマンドを格納するためのビデオメモリ2内のアドレスを設定する描画コマンド格納制御部6と、描画コマンドによってビデオメモリ2のアドレスと表示出力用データを算出するアクセラレータ部7と、描画コマンドをビデオメモリ2から読み出し要求を発生させる描画コマンド要求部8と、ビデオメモリ2から読み出された表示出力用データをディスプレイに出力させる表示制御部9と、を備える。

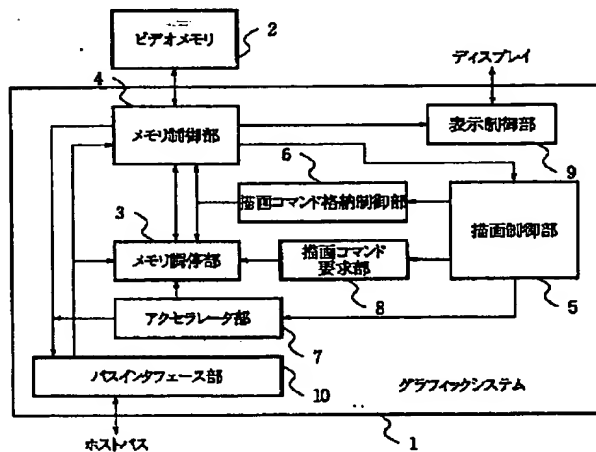
【0009】次に、この実施例の動作について図1を参照して説明する。

【0010】描画コマンドを格納するビデオメモリ2のベースアドレスを、バスインタフェース部10を経由して描画コマンド格納制御部6に設定する。描画コマンドは、このベースアドレスを基準にビデオメモリ2に書き込まれて保持される。ビデオメモリ2に書かれる描画コマンドは、ホストバスからバスインタフェース部10を通り、メモリ制御部4によってビデオメモリ2に書き込

まれる。この時、描画制御部5は描画コマンドの回数を記録する。描画コマンドがビデオメモリ2に格納された後、描画コマンド要求部8はメモリ調停部3にビデオメモリ2から描画コマンドの読み出し要求する。メモリ調停部3はメモリ制御部4にビデオメモリ2から描画コマンドの読み出しを行わせる。この描画コマンドを読み出すアドレスは描画コマンド格納制御部4により計算される。読み出された描画コマンドは描画制御部5に移される。描画制御部5はアクセラレータ部7の動作を監視し、描画コマンドを転送することが可能な場合、該描画コマンドをアクセラレータ部7に転送する。アクセラレータ部7は該描画コマンドによりビデオメモリ2のアドレスとデータを算出し、該アドレスと該データをメモリ調停部3に転送する。メモリ調停部3は、ビデオメモリ2の読み出しと書き込み要求を調停し、メモリ制御部4に該アドレスと該データを転送する。メモリ制御部4は、転送された該アドレスに該データを書き込む。アクセラレータ部7はメモリ調停部3に該アドレスと該データ転送が終わったとき、描画制御部5は次の描画コマンドの有無を確認して、描画コマンド要求部8に描画コマンドの要求を再び行わせる。バスインタフェース部2は、メモリ制御部4に描画コマンドを出力した後、動作する必要がない。

【0011】

【図1】



*【発明の効果】以上説明したようにこの発明の第1の効果は描画コマンド用の専用メモリが不要になり、ビデオメモリを有効利用してグラフィックシステムを簡易化できる。

【0012】更に、この発明の第2の効果は描画コマンドの取り込みを、ホストバスを経由しないことによって、描画コマンドをグラフィックシステムが読み込み期間中でもホストコンピュータがグラフィックシステムにアクセスできるので、描画処理性能を向上する。

【図面の簡単な説明】

【図1】この発明の一実施例のグラフィックシステムの構成を示す図である。

【図2】従来技術の画像制御部の構成を示す図である。

【符号の説明】

- 1 グラフィックシステム
- 2 ビデオメモリ
- 3 メモリ調停部
- 4 メモリ制御部
- 5 描画制御部
- 6 描画コマンド格納制御部
- 7 アクセラレータ部
- 8 描画コマンド要求部
- 9 表示制御部
- 10 バスインタフェース部

【図2】

